

①9 BUNDESREPUBLIK
DEUTSCHLAND



DEUTSCHES
PATENTAMT

⑫ **Offenlegungsschrift**
⑩ **DE 43 42 344 A 1**

⑤1 Int. Cl.⁶:
H 03 L 7/089
// H04H 1/00, H04B
1/06

⑳ Aktenzeichen: P 43 42 344.2
㉔ Anmeldetag: 11. 12. 93
㉕ Offenlegungstag: 14. 6. 95

DE 43 42 344 A 1

㉚ Anmelder:

TEMIC TELEFUNKEN microelectronic GmbH, 74072
Heilbronn, DE

㉚ Erfinder:

Sapotta, Hans, Dr., 74078 Heilbronn, DE; Kröbel,
Hans-Eberhard, 74080 Heilbronn, DE

⑤6 Entgegenhaltungen:

DE	27 06 224 C2
US	52 08 546
US	51 73 664
US	51 26 692
US	48 35 610
EP	04 15 649 A2
EP	02 99 675 A2
EP	01 44 158 A1

JP 1-289317 A. In: Patents Abstracts of Japan, E-887,
February 9, 1990, Vol.14, No.73;

Prüfungsantrag gem. § 44 PatG ist gestellt

⑤4 Schaltungsanordnung für eine Phasenregelschleife

⑤7 Beschrieben wird eine Schaltungsanordnung für eine
Phasenregelschleife, die folgende Komponenten aufweist:

- a) einen Phasendetektor,
- b) eine Referenzstromquelle zur Vorgabe eines Referenzstroms von unterschiedlicher Stromstärke,
- c) eine mit dem Ausgang des Phasendetektors und der Referenzstromquelle verbundenen Ladungspumpe, deren Ausgangsströme durch die Referenzstromquelle variierbar sind,
- d) ein Schleifenfilter mit einer von den beiden Ausgangsströmen der Ladungspumpe angesteuerten Verstärkerschaltung, einem Gegenkopplungsnetzwerk, einer aktiven Lastschaltung und einer mit der Referenzstromquelle verbundenen Laststromquelle, deren Ausgangsstrom durch die Referenzstromquelle in einem festen Verhältnis zu den beiden Ausgangsströmen der Ladungspumpe variierbar ist,
- e) einen mit dem Ausgang der Verstärkerschaltung verbundenen Oszillator.

DE 43 42 344 A 1

Die folgenden Angaben sind den vom Anmelder eingereichten Unterlagen entnommen

BUNDESDRUCKEREI 04. 95 508 024/305

7/28

Phasenregelschleifen (PLLs) werden in der Schaltungstechnik immer häufiger eingesetzt, da sich hiermit frequenzselektive Vorgänge relativ einfach durchführen lassen. Bei PLLs wird mit Hilfe eines Referenzeingangs, eines Phasenkomparators (Phasendetektor mit Ladungspumpe), eines Schleifenfilters mit Regelverstärker, eines Oszillators und eines Frequenzteilers eine Ausgangsfrequenz in eine phasenstarre Beziehung zu einer Referenzfrequenz gesetzt und kann dadurch mit einer bestimmten (vorgebbaren) Schrittweite gerastert werden.

Vorzugsweise werden PLLs als integrierte Schaltungen (ICs) ausgeführt; hierbei bereitet jedoch der (üblicherweise als Operationsverstärker ausgebildete) Schleifenverstärker gewisse Schwierigkeiten, da sich dieser nur mit relativ hohem Aufwand an Schaltungstechnik und Bauelementen sowie einem großen Bedarf an Chipfläche integrieren läßt.

Ein Hauptanwendungsgebiet von PLLs sind Rundfunkempfänger, da diese frequenzmäßig auf den jeweiligen Sender bzw. auf die Zwischenfrequenz abgestimmt werden müssen. Dies ist insbesondere bei Radiogeräten mit Sendersuchlauf oder mit RDS ("radio data system": Anzeige der Senderfrequenz, des Sendernamens und automatisches Umschalten auf einen besser zu empfangenden äquivalenten Sender) von Bedeutung; hier muß der Empfänger exakt auf die unterschiedliche Frequenz des jeweiligen Senders gerastert werden. Hierfür werden PLL-Schaltungen benötigt, die einerseits sehr schnell von einer Senderfrequenz auf eine alternative Senderfrequenz umschalten können (hohe Umschaltgeschwindigkeit) und die andererseits im eingerasteten Zustand ein geringes Phasenrauschen des Oszillators aufweisen (geringer Störhub).

Aus der EP 0 458 269 ist eine PLL-Schaltung mit veränderbaren Stromquellen zur Variation des Pumpenstroms der Ladungspumpen bekannt: beim Umschaltvorgang auf eine andere Senderfrequenz wird der Pumpenstrom erhöht und dadurch die Umschaltzeit wesentlich verkürzt; ist die Regelschleife eingerastet, wird der Pumpenstrom auf den kleineren Wert zurückgeschaltet. Der Störhub der Schaltung wird durch diese Maßnahme allerdings nicht ausreichend verringert.

Der Erfindung liegt die Aufgabe zugrunde, eine einfache und integrierbare Schaltungsanordnung für eine Phasenregelschleife anzugeben, die vorteilhafte Eigenschaften, insbesondere bezüglich des Frequenzwechsels und des Phasenrauschens aufweist.

Diese Aufgabe wird erfindungsgemäß durch die Merkmale im Kennzeichen des Patentanspruchs 1 gelöst.

Vorteilhafte Weiterbildungen der Erfindung ergeben sich aus den Unteransprüchen.

Bei der vorgestellten Schaltungsanordnung wird einerseits der Ladungspumpenstrom von einer schaltbaren, variablen Referenzstromquelle abgeleitet und kann somit je nach Erfordernis variiert werden; andererseits wird auch der Betriebsstrom durch den Regelverstärker des Schleifenfilters von der gleichen Referenzstromquelle hergeleitet. Durch diese Korrelation kann dieser Betriebsstrom minimiert und somit (neben dem schnellen Frequenzwechsel) ein geringes Phasenrauschen des Oszillators im eingerasteten Zustand und damit auch ein geringer Störhub erreicht werden; insbesondere kann die PLL-Schaltung — je nach den speziellen Erfordernissen — durch Variation des Gegenkopplungsnetz-

werks des Schleifenfilters hinsichtlich schnellen Schaltverhaltens und geringen Phasenrauschens optimiert werden. Weiterhin ist wegen der Toleranzkompensation im Pumpenstrom und der einfachen Ausführung des Regelverstärkers (beispielsweise als einstufige Verstärkerschaltung) eine gute Integrierbarkeit mit einem geringen Bedarf an Schaltungsmitteln und Chipfläche gegeben.

Anhand der Fig. 1 bis 3 wird die Schaltungsanordnung der Phasenregelschleife näher beschrieben, wobei in der Fig. 1 ein Blockschaltbild mit den Schaltungskomponenten, in der Fig. 2 ein Detailschaltbild als Ausführungsbeispiel und in der Fig. 3 ein weiteres Ausführungsbeispiel dargestellt ist.

Die beispielsweise in einem Rundfunkempfänger eingesetzte PLL-Schaltung der Fig. 1 weist einen Phasendetektor 1, eine Referenzstromquelle 2, eine Ladungspumpe 3, ein Schleifenfilter 4 mit der Verstärkerschaltung 41, dem Gegenkopplungsnetzwerk 42, der aktiven Lastschaltung 43 und der Laststromquelle 44, sowie einen Oszillator (VCO) 5 auf. Der Phasendetektor 1 steuert die Ladungspumpe 3 über Schaltspannungen an den Ausgängen V_1 und V_2 "digital" an (liegt die Schaltspannung am Ausgang V_1 , fließt der Strom I_1 ; liegt die Schaltspannung am Ausgang V_2 , fließt der Strom I_2); diese Ströme I_1 (Stromquelle) und I_2 (Stromsenke) der Ladungspumpe 3 werden so geschaltet, daß sich die PLL stets im eingerasteten Zustand befindet. Das Schleifenfilter 4 (beispielsweise ein Tiefpaßfilter) ist zwischen dem Ausgang C_{OUT} der Ladungspumpe 3 und den Oszillator 5 geschaltet, um Störungen der Ladungspumpe 3 zu unterdrücken und um die Stabilität der PLL-Schaltung zu gewährleisten. Am Ausgang OUT des Schleifenfilters 4 bzw. Schleifenverstärkers 41 steht die Abstimmungsspannung für den Oszillator 5 zur Verfügung.

Die Referenzstromquelle 2 steuert über ihren Ausgangsstrom I_{Ref} sowohl die Stromstärke der Ströme I_1 , I_2 der Ladungspumpe 3 als auch gleichzeitig die Stromstärke des Betriebsstroms I_4 der Verstärkerschaltung 41 über die Stromstärke I_3 der Laststromquelle 44. Die Referenzstromquelle 2 kann für diese Ströme entweder kontinuierliche Werte vorgeben oder eine bestimmte Anzahl diskreter Stromwerte mit unterschiedlichen Stromstärken. Beispielsweise (siehe Fig. 1) werden als Referenzstrom I_{Ref} die beiden diskreten Stromwerte I_L (mit kleiner Stromstärke) und I_H (mit großer Stromstärke) vorgegeben; in diesem Falle wird durch den Referenzstromteil 2:

- beim Frequenzwechsel von einer Senderfrequenz zu einer alternativen Senderfrequenz der Quellstrom I_1 und der Quellstrom I_2 der Ladungspumpe 3 sowie der Laststrom I_3 der Laststromquelle 44 auf den Stromwert I_H mit großer Stromstärke gesetzt, wodurch ein schneller Frequenzwechsel ermöglicht wird,
- im eingerasteten Zustand der PLL auf den kleineren Stromwert I_L umgeschaltet, wodurch die Stromstärke der Quellströme I_1 , I_2 der Ladungspumpe 3 und des Laststroms I_3 der Laststromquelle 44 wesentlich verringert wird; hierdurch kann ein sehr niedriges Phasenrauschen des Oszillators 5 und damit auch ein geringer Störhub der PLL-Schaltung erreicht werden.

Gemäß dem Schaltungsbeispiel in der Fig. 2 sind die Schaltungskomponenten wie folgt ausgeführt:

— Die Referenzstromquelle 2 weist die beiden NMOS-Transistoren T_1 und T_2 , den NMOS-Transistor T_3 und die beiden Widerstände R_1 und R_2 auf. Die Basen der beiden PMOS-Transistoren T_1 und T_2 werden mit dem Schaltpotential V_3 und V_4 beaufschlagt; ist das Schaltpotential $V_3 = 0$, wird der Referenzstrom I_{Ref} (I_L , I_H) über den Widerstand R_1 erzeugt; ist andererseits das Schaltpotential $V_4 = 0$, wird der Referenzstrom I_{Ref} (I_L , I_H) über den Widerstand R_2 erzeugt.

— Die Ladungspumpe 3 besteht aus dem NMOS-Transistor T_4 , dessen Betriebsstrom I_{Ref} über die PMOS-Transistoren T_5 , T_6 gespiegelt wird, sowie aus dem NMOS-Transistor T_9 , der ebenfalls den Referenzstrom I_{Ref} generiert; das Gate des NMOS-Transistors T_8 bzw. des PMOS-Transistors T_7 wird mit dem Ausgangspotential V_1 bzw. V_2 des Phasendetektors 1 beaufschlagt.

— Die Verstärkerschaltung 41 des Schleifenfilters 4 weist den NMOS-Transistor T_{10} , den bipolaren NPN-Transistor T_{15} und den Widerstand R_3 auf; der Eingang der Verstärkerschaltung 41 wird durch die Gate-Elektrode des NMOS-Transistors T_{10} gebildet, die mit dem Ausgang OUT der Ladungspumpe (den beiden Drain-Elektroden der Transistoren T_7 und T_8) verbunden ist. Über das Gegenkopplungsnetzwerk 42, bestehend aus dem Widerstand R_4 und dem Kondensator C wird der Ausgang OUT der Verstärkerschaltung 41 (Kollektor des bipolaren Transistors T_{15}) zum Eingang der Verstärkerschaltung 41 (Gate-Elektrode des NMOS-Transistors T_{10}) rückgekoppelt. Die Referenzstromquelle 44 besteht aus dem NMOS-Transistor T_{11} und bipolaren Transistor T_{12} , dessen Basis mit der digitalen Versorgungsspannung (5 V) verbunden ist und dessen Emitter vom Transistor T_{11} mit dem Strom I_3 beaufschlagt wird (Kaskodenschaltung). Die aktive Lastschaltung 43 besteht aus den beiden basisgekoppelten bipolaren NPN-Transistoren T_{13} und T_{14} ; die Emitter der beiden Transistoren T_{13} und T_{14} sind mit der analogen Versorgungsspannung (8 V) verbunden.

— Der Oszillator 5 ist als spannungsgesteuerter Oszillator (VCO) ausgebildet; sein Eingang ist mit dem Ausgang OUT des Schleifenfilters 4 verbunden.

Der Betriebsstrom I_4 der Verstärkerschaltung 41 — dieser bestimmt im wesentlichen das Phasenrauschen und damit den Störhub (Störabstand) der PLL-Schaltung — berechnet sich unter der Maßgabe $I_3 = I_{Ref}$ wie folgt.

Fall 1

Mit den Annahmen Schaltspannungen $V_3 = 0$, $V_2 = 0$ (Transistor T_7 leitend) und $V_3 = 0$ (Transistor T_8 nicht leitend) folgt für die Ströme I_1 , I_2 : $I_1 = I_{Ref}$, $I_2 = 0$.

Der Strom I_1 fließt gegen den ersten Anschluß des Kondensators C im Schleifenfilter 42; infolge elektrischer Influenz fließt ein identischer Strom I_5 in den zweiten Anschluß des Kondensators C . Dieser Strom I_5 wird im Knotenpunkt OUT zum (identischen) Laststrom I_3 addiert und ergibt somit den Strom $I_4 = I_3 + I_5 = 2I_{Ref}$.

Mit den Annahmen Schaltspannungen $V_3 = 0$, $V_1 = +5$ V, $V_2 = +5$ V folgt für die Ströme I_1 , I_2 : $I_1 = 0$, $I_2 = I_{Ref}$.

Der Strom I_2 fließt vom ersten Anschluß des Kondensators C in die Drain-Elektrode des Transistors T_8 ; infolge elektrischer Influenz fließt ein identischer Strom I_6 in den zweiten Anschluß des Kondensators C . Dieser Strom I_6 wird im Knotenpunkt OUT vom (identischen) Laststrom I_3 subtrahiert und ergibt somit den Strom $I_4 = I_3 - I_6 = 0$.

Unter Betrachtung der beiden angeführten Fälle kann somit der Betriebsstrom I_4 und damit das Phasenrauschen minimiert werden.

In der Fig. 3 ist ein weiteres Schaltungsbeispiel für die PLL-Schaltung ausgeführt. Hinsichtlich dem in der Fig. 2 dargestellten Ausführungsbeispiel

- sind die Transistoren T_{13} , T_{14} der aktiven Lastschaltung 43 als NPN-Transistoren ausgebildet,
- ist der Transistor T_{15} der Verstärkerschaltung 41 als PNP-Transistor ausgebildet,
- entfällt der Transistor T_{12} der Referenzstromquelle 44,
- wird in der Verstärkerschaltung 41 ein Transistor T_{16} als Kaskode des als Source-Folger geschalteten PMOS-Transistors T_{10} eingefügt.

Patentansprüche

1. Schaltungsanordnung für eine Phasenregelschleife, mit:

- a) einem Phasendetektor (1),
- b) einer Referenzstromquelle (2) zur Vorgabe eines Referenzstroms (I_{Ref}) von unterschiedlicher Stromstärke (I_L , I_H),
- c) einer mit dem Ausgang des Phasendetektors (1) und der Referenzstromquelle (2) verbundenen Ladungspumpe (3), deren Ausgangsströme (I_1 , I_2) durch die Referenzstromquelle (2) variierbar sind,
- d) einem Schleifenfilter (4) mit einer von den beiden Ausgangsströmen (I_1 , I_2) der Ladungspumpe (3) angesteuerten Verstärkerschaltung (41), einem Gegenkopplungsnetzwerk (42), einer aktiven Lastschaltung (43) und einer mit der Referenzstromquelle (2) verbundenen Laststromquelle (44), deren Ausgangsstrom (I_3) durch die Referenzstromquelle (2) in einem festen Verhältnis zu den beiden Ausgangsströmen (I_1 , I_2) der Ladungspumpe (3) variierbar ist,
- e) einem mit dem Ausgang (OUT) der Verstärkerschaltung (41) verbundenen Oszillator (5).

2. Schaltungsanordnung nach Anspruch 1, dadurch gekennzeichnet, daß der Ausgang (OUT) der Verstärkerschaltung (41) mit dem Ausgang (?) der von der Laststromquelle (44) angesteuerten aktiven Lastschaltung (43) verbunden ist, so daß der Betriebsstrom (I_4) der Verstärkerschaltung (41) vom Ausgangsstrom (I_3) der Laststromquelle (44) abhängt.

3. Schaltungsanordnung nach Anspruch 1 oder 2, dadurch gekennzeichnet, daß die Referenzstromquelle (2) als Referenzstrom (I_{Ref}) zwei diskrete Stromwerte mit unterschiedlichen Stromstärken (I_L , I_H) vorgibt, und daß die Umschaltung zwischen

diesen Stromwerten abhängig vom Zustand des
Phasenvergleichs erfolgt.

Hierzu 3 Seite(n) Zeichnungen

5

10

15

20

25

30

35

40

45

50

55

60

65

- Leerseite -

This Page Blank

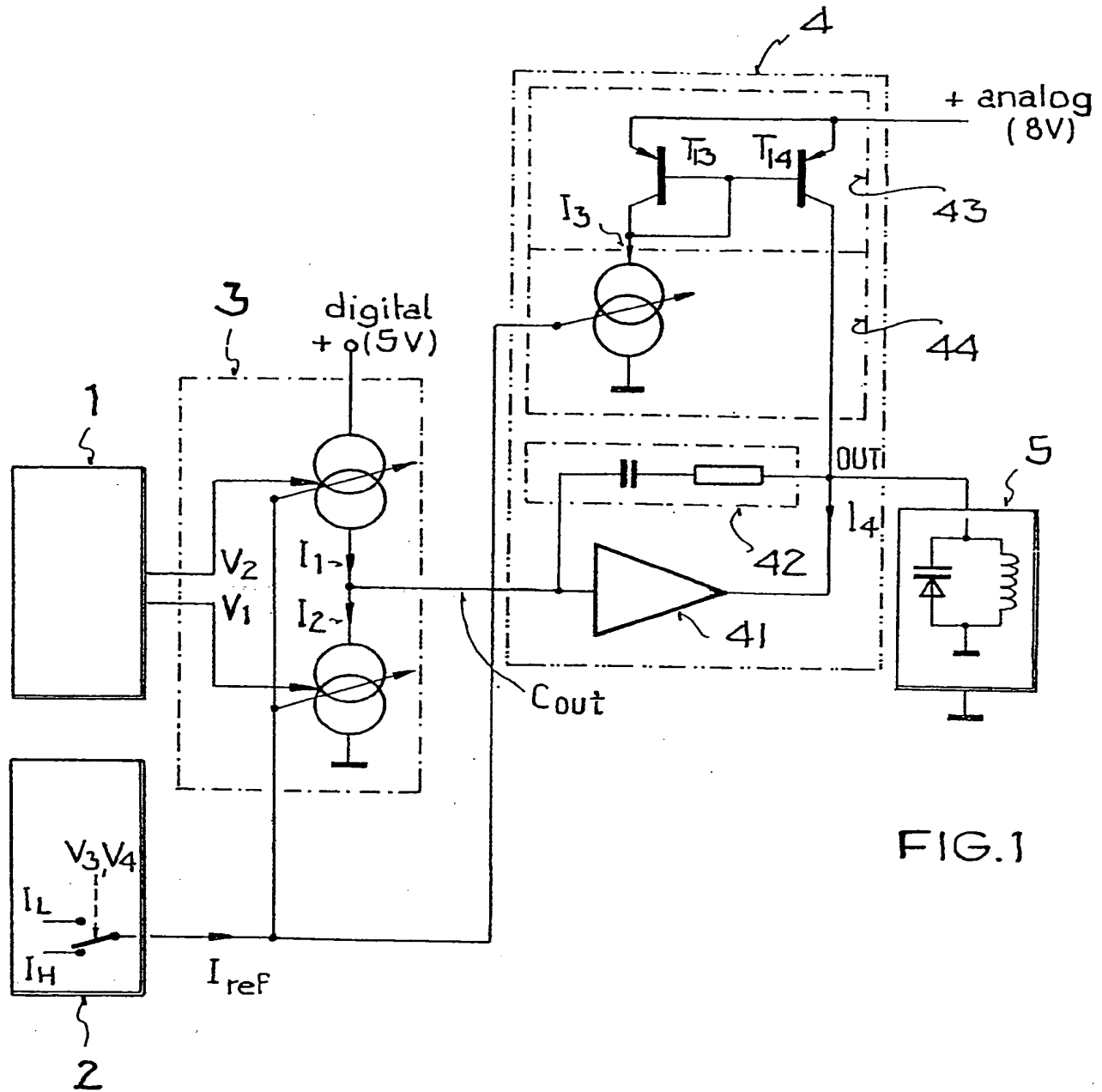


FIG. 1

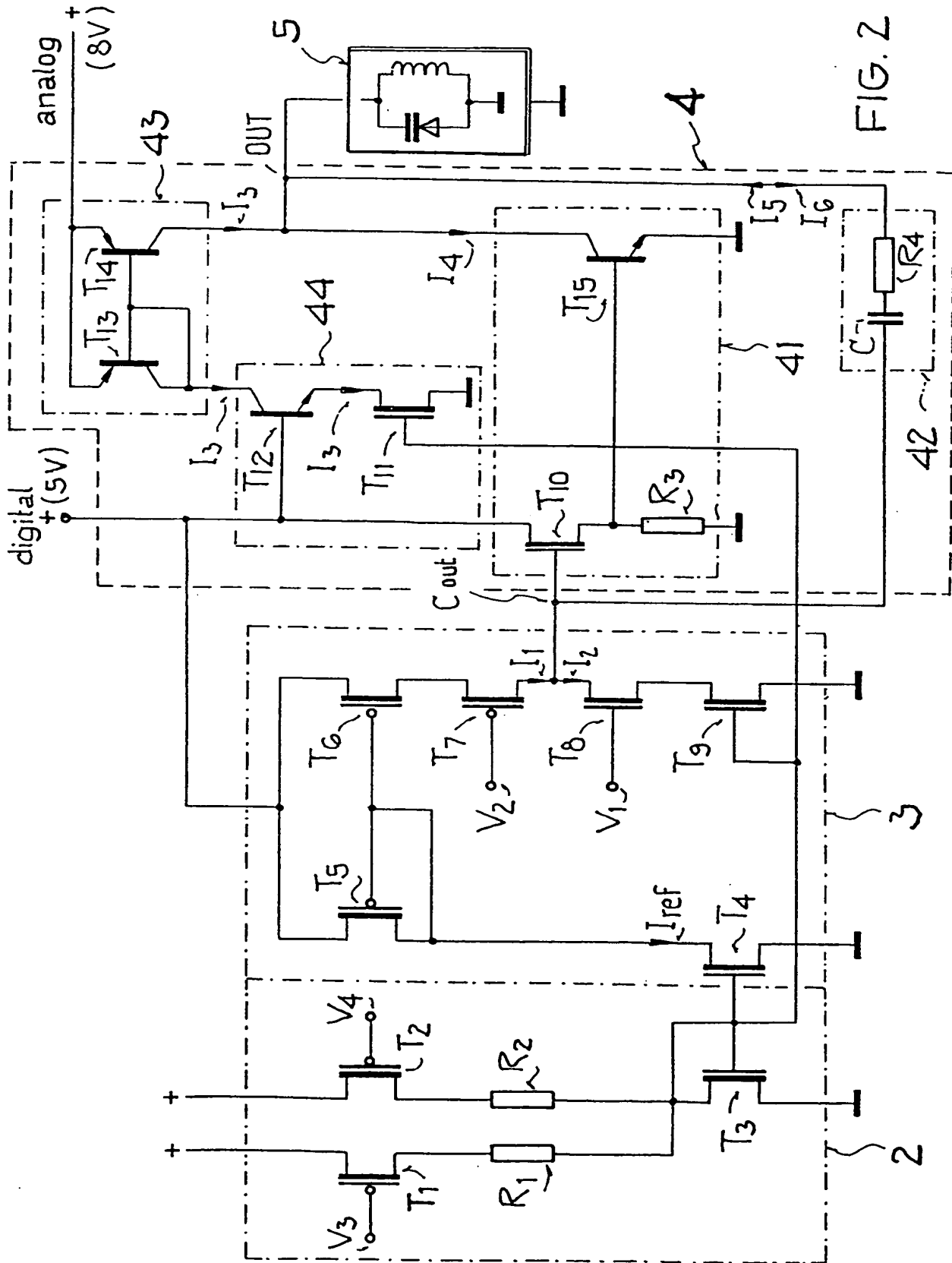
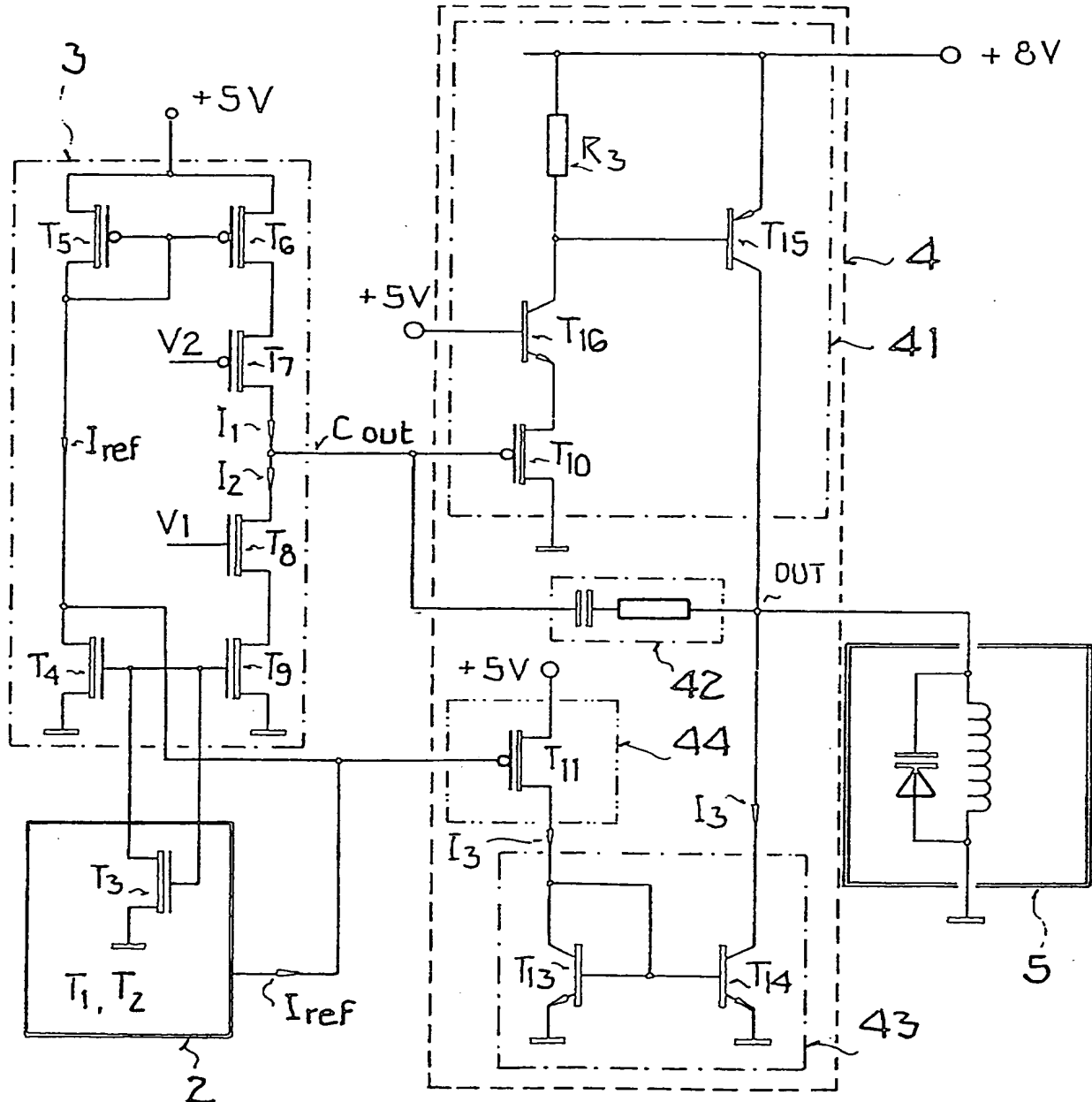
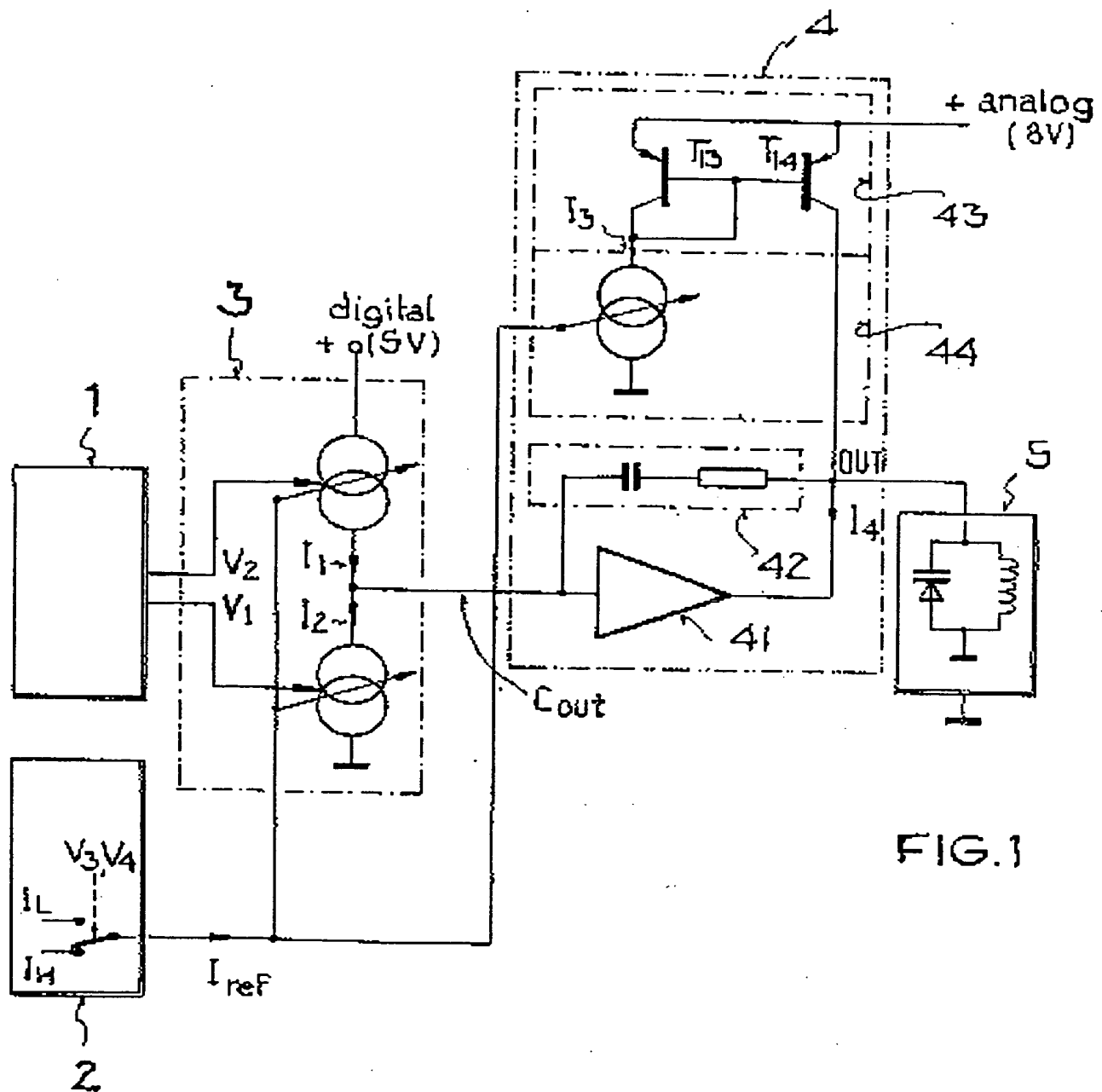


FIG. 3





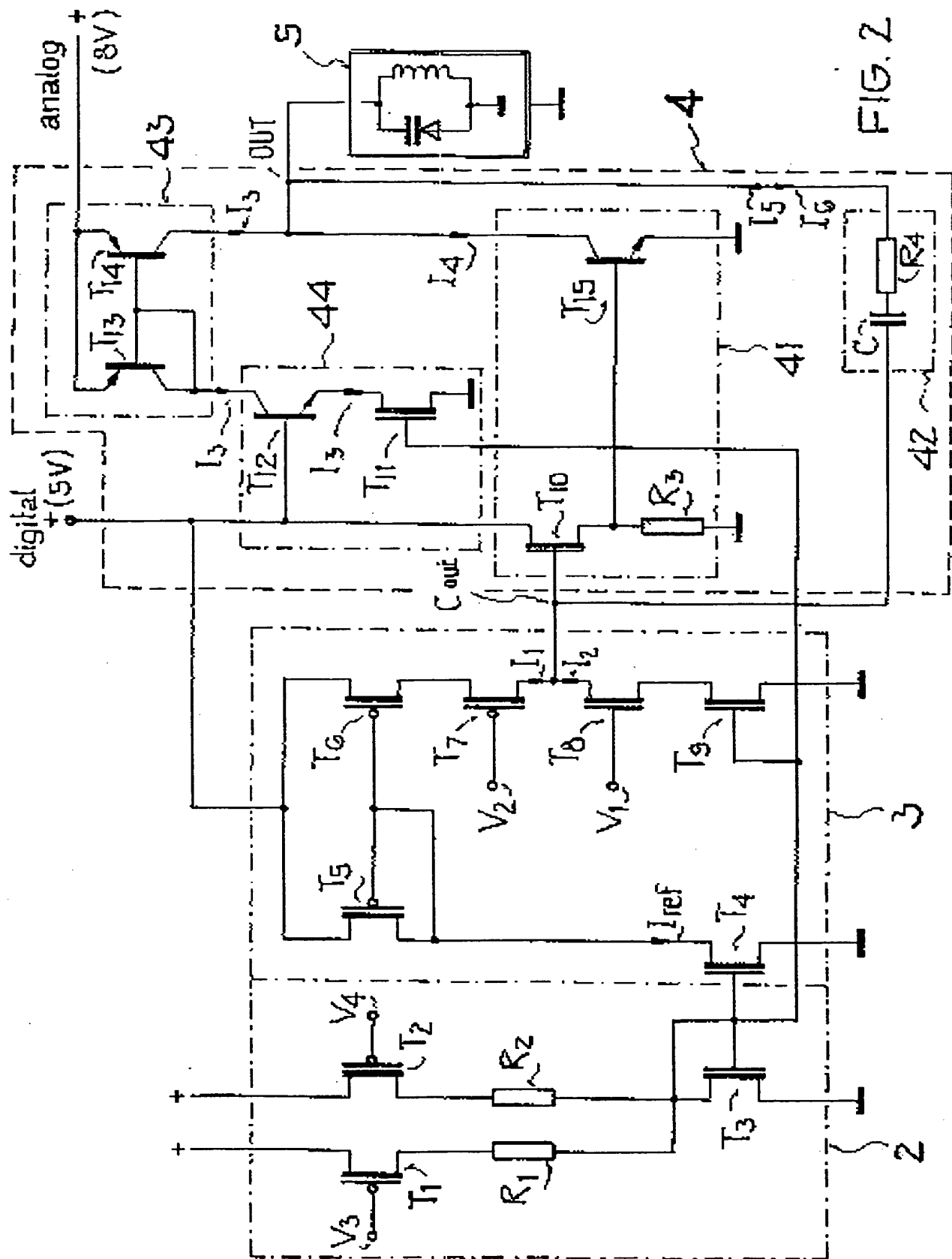
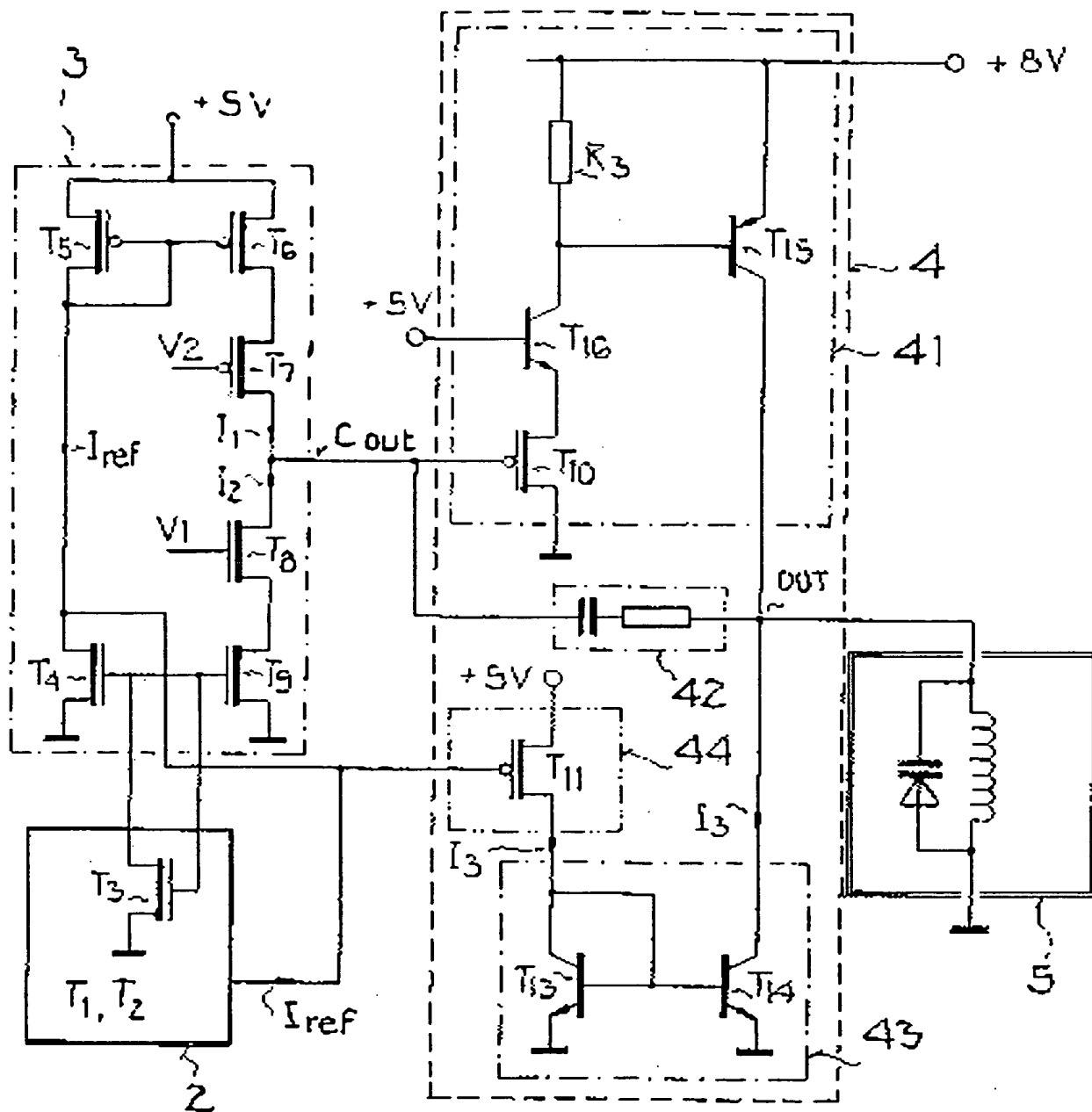


FIG. 2

FIG. 3



This Page Blank (uspto)

**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ **BLACK BORDERS**
- ☐ **IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- ☒ **FADED TEXT OR DRAWING**
- ☐ **BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- ☐ **SKEWED/SLANTED IMAGES**
- ☐ **COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- ☐ **GRAY SCALE DOCUMENTS**
- ☐ **LINES OR MARKS ON ORIGINAL DOCUMENT**
- ☐ **REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- ☐ **OTHER:** _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.

This Page Blank (uspio)